

Circuite Logice TTL și CMOS

1. Parametrii circuitelor logice

Principalii parametri ai unui circuit logic indicați în foaia de catalog (data sheet) sunt prezentați în fig. 1.

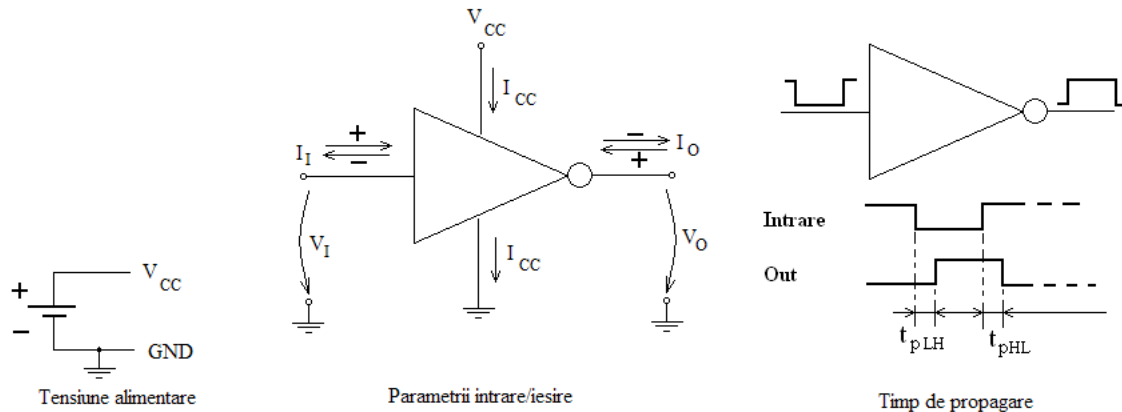


Fig.1. Parametrii unui circuit logic

În cele ce urmează:

- indicele L provine de la LOW și înseamnă nivel logic LOW adică simbolul 0 logic;
- indicele H provine de la HIGH și înseamnă nivel logic HIGH adică simbolul 1 logic;

Parametrii uzuali ai unui circuit logic sunt:

- V_{CC} = tensiunea de alimentare
- I_{CC} = curentul absorbit de la sursa de alimentare;
 - o I_{CCL} = curentul de alimentare în situația cu nivel L la ieșire;
 - o I_{CCH} = curentul de alimentare în situația cu nivel H la ieșire;
- V_I = tensiunea de la intrare
 - o V_{IL} = Tensiunea de la intrare care este interpretată ca simbol 0 logic;
 - o V_{IH} = Tensiunea de la intrare care este interpretată ca simbol 1 logic;
- V_O = tensiunea de la ieșire
 - o V_{OL} = Tensiunea de la ieșire care este asigurată pentru simbolul 0 logic;
 - o V_{OH} = Tensiunea de la ieșire care este asigurată pentru simbolul 1 logic;

2. Circuite logice TTL

Circuite logice TTL (Tranzistor Tranzistor Logic) sunt construite în tehnologie bipolară.

Sunt construite în cele două serii consacrate:

- Seria 54 se mai numește seria „militară”;
- Seria 74 se mai numește seria „comercială”

a. Tensiuni de alimentare și temperaturi de lucru; valori tipice și limită;

Pentru circuitele TTL tensiunea de alimentare se notează în mod consacrat V_{CC} iar pinul de masă se notează cu GND.

Valorile tipice sunt:

Seria 74 *** : **tipic $V_{CC} = 5\text{ V}$**

Limite $4,75 \text{ v} \leq V_{cc} \leq 5,25 \text{ v}$ $0^\circ \text{ C} \leq t_A \leq 70^\circ \text{ C}$
 Seria 54 *** : **tipic $V_{cc} = 5 \text{ V}$**
 Limite $4,5 \text{ v} \leq V_{cc} \leq 5,5 \text{ v}$ $-25^\circ \text{ C} \leq t_A \leq 125^\circ \text{ C}$

b. Marcare

74/54 □ ***

- – indică seria de fabricație: -lipsă literă = seria standard
 - S = seria „Schottky” ; de viteză dar și consum mai mare
 - LS = seria „low power Schottky”
 - AS = Advanced Schottky
 - ALS = ...etc

*** - două sau trei cifre care indică circuitul (de ex. 54LS74 indică bistabilul tip D din seria Schottky)

c. Structura unui circuit TTL

Indiferent de tipul și seria circuitului, o poartă tipică TTL are structura prezentată în fig.2. care cuprinde:

- Intrarea asemănătoare cu structura unui circuit SI cu diode
- Ieșirea implementată cu cele două tranzistoare T_3 și T_4 care lucrează în contratimp (etaj totem-pole)

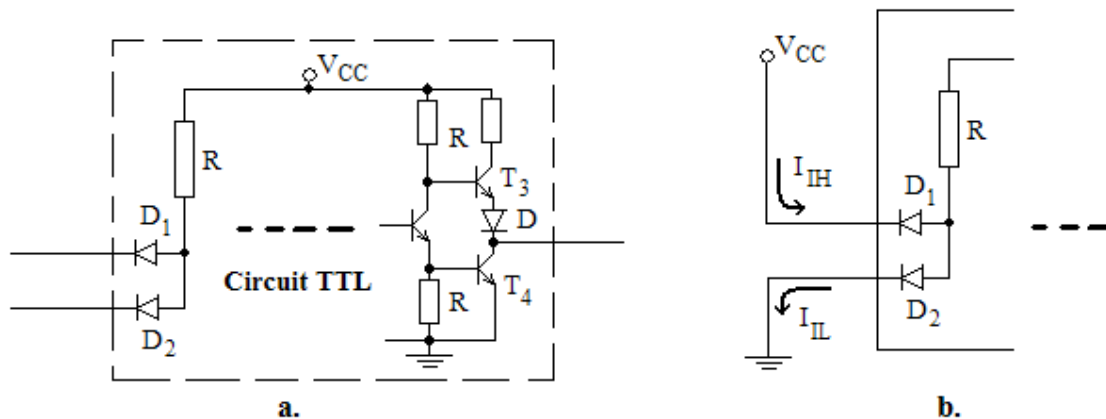


Fig.2. a. Structura unui circuit TTL

b. Curentul de intrare

Această structură determină o comportare specifică TTL:

- Pentru intrare
 - Simbolul L la intrare – curentul de intrare I_{IL} are semn negativ (iese din circuit, fig.2.b.) și o valoare destul de mare (limitată de rezistența de intrare R);
 - Simbolul H la intrare – curentul de intrare I_{IH} are semn pozitiv (intră în circuit, fig.2.b.) și o valoare destul de mică (este curentul invers al diodei de intrare);
- Pentru ieșire
 - Cele două tranzistoare au o comportare de comutatoare funcționând în contratimp(fig.3.); se asigură astfel o cale rapidă de încărcare/descărcare pentru eventuala sarcina capacitivă;

- Nivelul Low la ieșire are o valoare $V_{OL} \approx 0\text{ V}$ (tranzistor saturat) în timp ce nivelul High are o valoare V_{OH} cu circa 1 V mai mică decât V_{CC} (cât se pierde pe dioda de la ieșire și pe joncțiunea BE a tranzistorului T_3)
- Pentru alimentare
 - Curentul de alimentare I_{CC} are valori distincte, I_{CCL} și I_{CCH} , pentru situațiile V_{OL} la ieșire, respectiv V_{OH} la ieșire;

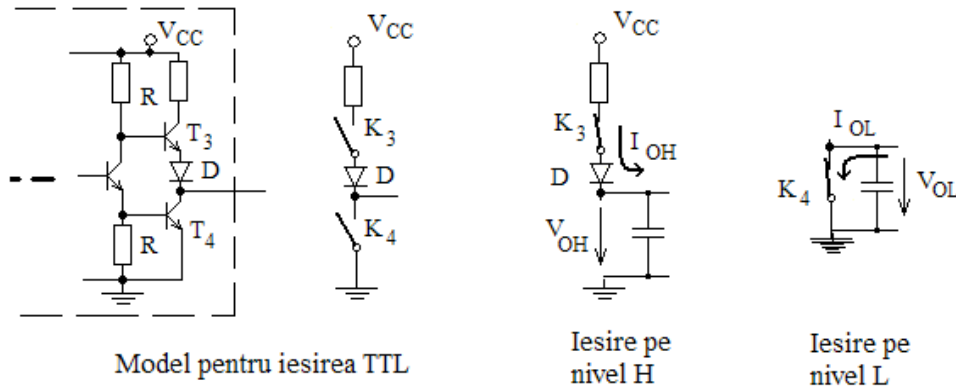


Fig.3. Etajul de ieșire TTL

d. Compatibilitatea intrare-ieșire

În cazul unei structuri logice complexe, circuitele logice comandă înțrarea altor circuite logice. În consecință se impune să existe compatibilitate între ieșirea unui circuit și intrarea următorului.

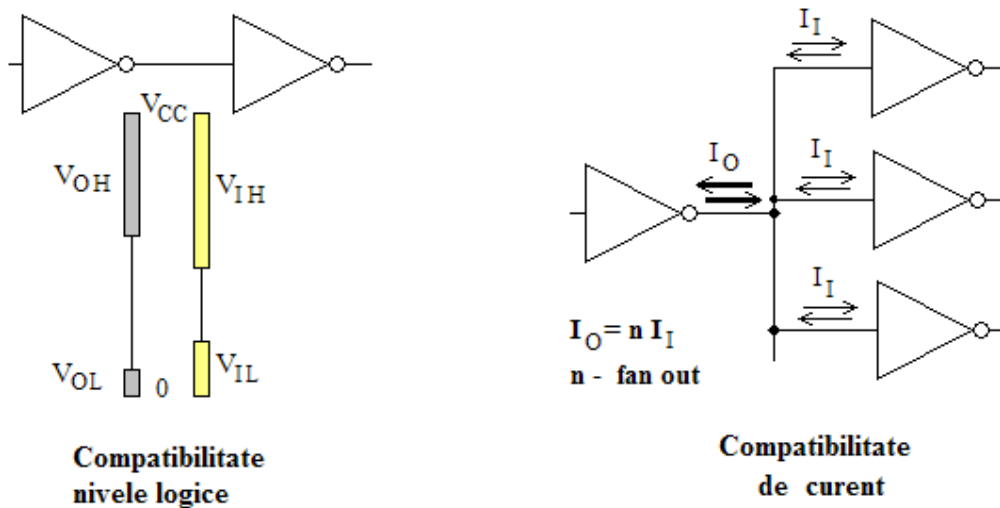


Fig.4. Compatibilitate intrare-ieșire

Din acest punct de vedere, Fig.4., se poate pune în evidență:

- ❖ Compatibilitate de nivele logice; se observă că ieșirea unui circuit TTL este „mai bună” decât valorile care sunt acceptate la intrare (vezi data sheet).
- ❖ Compatibilitate de curent; ieșirea trebuie să asigure curentul necesar la fiecare intrare (altfel spus, curentul de ieșire trebuie să depășească suma curenților de intrare pentru cele n circuite logice comandate); se analizează distinct situațiile pentru nivel H și L; n

poartă numele de „fan out”; se poate întâmpla ca valorile pentru n să difere în cazul H față de cazul L.

3. Circuite logice CMOS

Circuitele logice CMOS sunt construite în tehnologie unipolară (MOS – Metal Oxid Semiconductor) și au în structura lor atât tranzistoare cu canal indus de tip n MOS cât și de tip p MOS (de aici denumirea de MOS Complementar adică CMOS).

La ora actuală circuitele CMOS ocupă peste 85 % din piața circuitelor logice fiind întâlnite atât în structura circuitelor integrate pe scară mică (SSI – Small-Scale Integration) cât și, în special, în structura circuitelor VLSI (Very Large Scale Integration).

În prezentul laborator se vor analiza mai în detaliu circuitele din așa numita „serie 4000” care reprezintă circuite CMOS construite în tehnologie de 1-5 microni și conțin numai circuite integrate pe scară mică (porți, bistabile, registre și cel mult numărătoare). Performanțele care vor fi deduse se aplică însă tuturor circuitelor construite în tehnologia CMOS.

Marcarea circuitelor CMOS din „seria 4000” se face 4*** unde ultimele trei cifre indică tipul circuitului (de exemplu 4001 denotă circuitul cu patru porți SAU-NU, 4011 – circuitul cu patru porți SI-NU, etc.).

Tensiunea de alimentare, în cazul circuitelor CMOS, se notează cu V_{DD} pentru sursa pozitivă și cu V_{SS} pentru terminalul de masă. În cazul circuitelor din seria 4000 tensiunea de alimentare este „foarte flexibilă” putând lua valori între 3 V și 15 V. Există și seria „Low Voltage” de circuite CMOS alimentate la o tensiune fixă 3,3 V (este vorba de circuitele din seria 54LV*** care se vor a fi o replică pentru celebrele circuite din tehnologia TTL – sunt chiar compatibile pin la pin). În variantele VLSI există și alte circuite CMOS alimentate la tensiuni fixe de valoare mică (alimentare de 3,3 V sau 1,8 V).

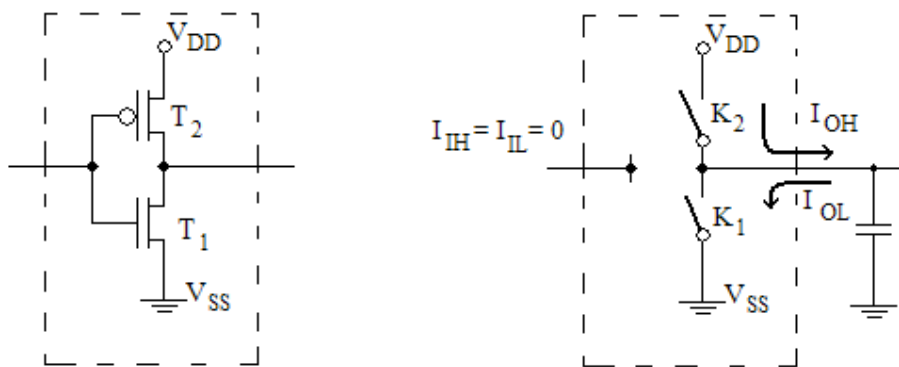


Fig.5. Inversor CMOS – schemă electrică și funcționare de principiu

Schema electrică a unui inversor CMOS, fig.5., este extrem de simplă și conține numai cele două tranzistoare complementare (toate circuitele CMOS au în construcția lor numai tranzistoare MOS – fără rezistențe, diode sau alte componente). Cele două tranzistoare sunt comandate pe grilă cu același semnal de intrare (în fapt au grilele legate împreună) și au o funcționare în contratimp, similar unor comutatoare K_1 și K_2 .

Performanțele specifice oricărui circuit CMOS sunt:

- Intrarea se face pe grilă care este perfect izolată de restul circuitului; în consecință **curentul de intrare este nul** pentru ambele nivele logice; rezultă un fan-out practic de valoare infinită.
- Nivelul de la ieșire este fixat de comutatorul care este închis (fie K_1 , fie K_2 – cele două comutatoare lucrează în opoziție); rezultă că practic $V_{OL} = 0$ iar $V_{OH} = V_{DD}$; altfel spus, cele două nivele logice de la ieșire au **valori ideale**;
- Funcționarea în contratimp a celor două tranzistoare implică faptul că niciodată nu există cale directă între sursa V_{DD} și masă; curentul absorbit de la sursă **este nul**, $I_{CC}=0$; și aceasta este o comportare ideală ! (consumul static de la sursă este foarte mic);
- Datorită simetriei în construcție a celor două tranzistoare, tensiunea de prag de la intrare este **jumătate din V_{DD}** ; aceasta înseamnă că tensiunile de intrare cuprinse între 0 V și 50% V_{DD} sunt interpretate de circuit ca simbol 0 logic iar tensiunile de intrare cuprinse între 50% V_{DD} și V_{DD} sunt interpretate ca simbol 1 logic (trăsătură specifică circuitelor CMOS care se apropie de o situație ideală, în sensul unei imunități la zgomote de 50% din V_{DD})
- Curentul de ieșire încarcă sau descarcă eventuala sarcină capacitivă (aceasta sigur există deoarece intrările CMOS care urmează și sunt comandate de ieșire au o comportare „pur capacitivă”); aparent, lipsa oricărei rezistențe ar conduce la ideea că încărcarea/descărcarea s-ar face extrem de rapid; în realitate (vezi curs) tranzistoarele MOS pe timpul încărcării/descărcării au o comportare de sursă de curent; acest fapt mărește timpul de încărcare/descărcare al sarcinii capacitive și astfel se mărește de fapt timpul de propagare al porții logice;
- Circuitele VLSI au o densitate extrem de mare, fiind construite cu tranzistoare foarte mici (tehnologie de zeci de nanometrii); pentru a nu se atinge densități de curent periculoase, valoarea curentului care circulă prin aceste tranzistoare MOS este foarte mică; în consecință tranzistoarele MOS din structura unui circuit VLSI nu pot comanda decât alte tranzistoare MOS tot de dimensiune foarte mică; apar probleme atunci când semnalul se aplică la un pin de ieșire din circuit – se folosesc așa numitele ieșiri buferate (buffered output – o cascadă de circuite inversoare care, dimensional, sunt din ce în ce mai mari și astfel fac trecerea către dimensiuni mai mari și implicit curenți de ieșire mai mari).

Temă pentru pregătirea lucrării

1. Se descarcă Data Sheets pentru circuitele TTL SN 54LS00, 54LS54, 54LS51, 54LS86, 54LS42.
2. Se descarcă Data Sheets pentru circuitele CMOS (Fairchild) CD4001, CD 4011;
3. Se notează în caiete principalii parametri ai unui circuit (V_{CC} , I_{CC} , V_{IH} , V_{IL} , V_{OH} , V_{OL} , I_{IH} , I_{IL} , I_{OH} , I_{OL} , t_p) – pentru TTL și pentru CMOS;
4. Se comentează acești parametri (vezi compatibilitatea între mărimile necesare la intrare și cele asigurate la ieșire).

Desfășurarea lucrării

1. Verificarea funcționării unui circuit TTL:

- a. Se introduce circuitul în soclu;
- b. Se identifică „cheița” circuitului, numerotarea și identificarea pinilor; se identifică cei doi pini de alimentare, V_{CC} și GND (de regulă pin 7 = GND și respectiv pin 14 = V_{CC})

- c. Se alimentează circuitul făcând legătura între pinii V_{CC} , GND și baretele de alimentare;
- d. Se verifică funcționarea (tabelul de adevăr) pentru fiecare circuit în parte; ieșirea porții logice se conectează la secțiunea de afișare; intrările se vor conecta la secțiunea de intrare (micro switch, tact manual, etc.).
- e. Se măsoară cu voltmetrul valorile V_{OH} și V_{OL} ; se compară cu datele de catalog;
- f. Se măsoară I_{CC} intercalând un miliampermetru pe conexiunea de alimentare a circuitului TTL;

2. Verificarea funcționării unui circuit CMOS;

- a. Se procedează similar ca la punctul precedent;

Observații:

- În cazul circuitelor CMOS pinii de alimentare se notează în mod tradițional cu $V_{DD} =$ sursa V_{CC} și V_{SS} fostul GND;
- În cazul circuitelor CMOS din seria 4000, sursa de alimentare poate avea orice valoare între 3 V și 15 V; placa de montaj permite aceste alimentări; circuitele TTL au tensiunea de alimentare fixă (5 V) – se va verifica montajul ca să nu mai fie lăsat sub tensiune vreun circuit TTL;

3. **Se analizează** (și comentează în scris) **posibilitățile de conexiune** între circuite din diverse familii TTL și circuite CMOS;(tensiunea de alimentare, nivele logice, curenți care trebuie asigurați la intrare).